

大電流電源IC Layout注意事項

Reported
FAE Dept.

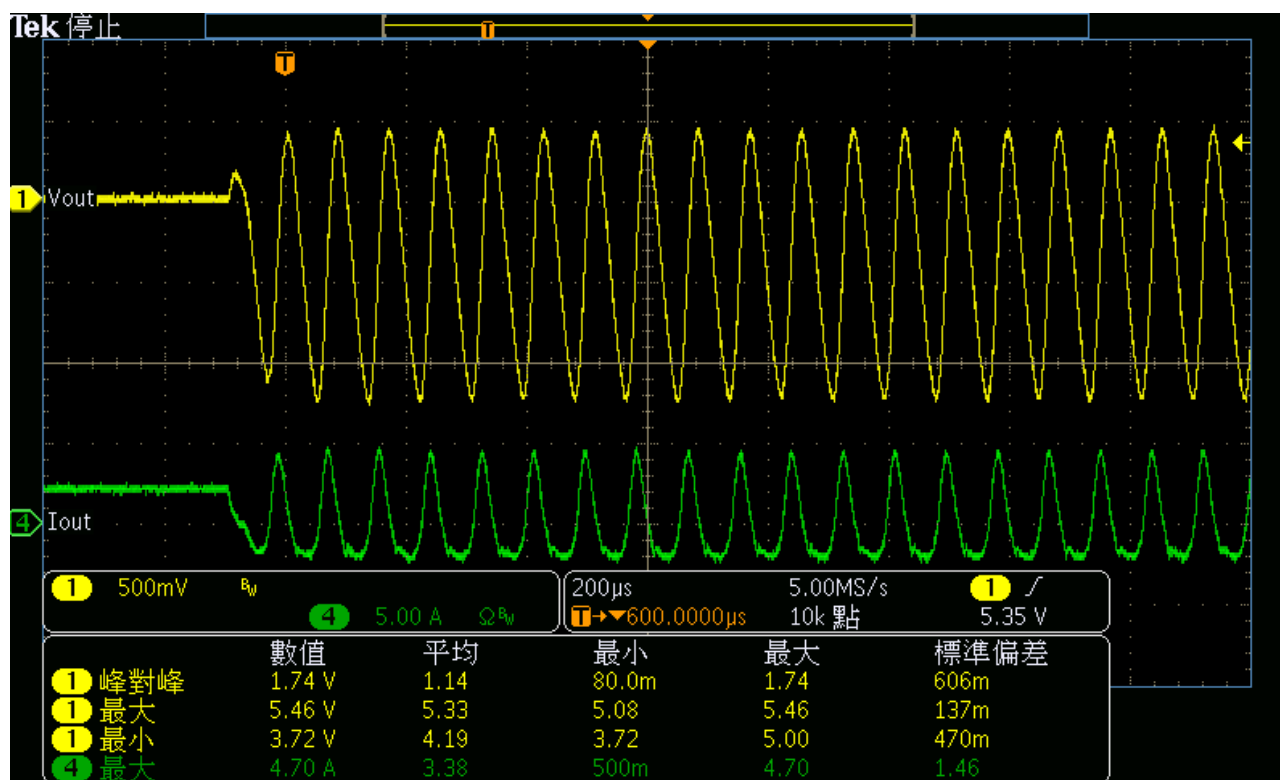
Date
Jan. 21st 2022



問題描述

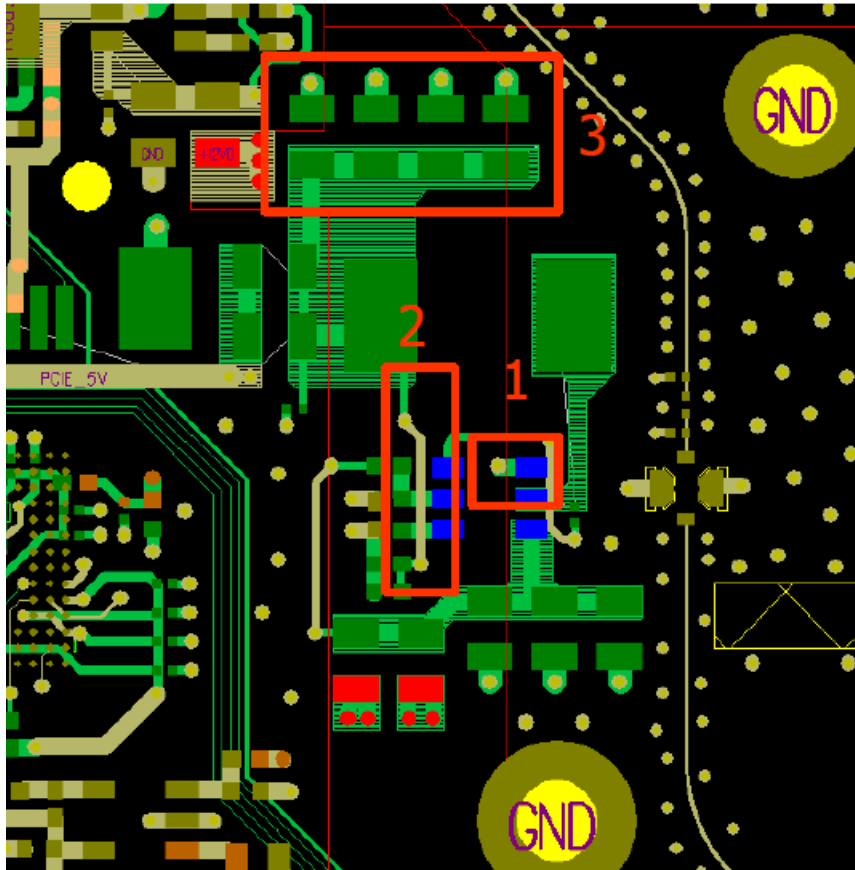
AENEAS

以下為5A DCDC在輸出時發生異常的狀況，明顯看出一開始電壓是正常的5V，但是突然間就失控了，電壓與電流都呈現大幅振盪的狀態。





檢視Layout時發現了以下幾個問題：



1. IC連接到GND的Pin 1僅透過1個Via連接到背部的GND，正常需直接連接到大面積的GND層。
2. VFB迴授訊號穿層，且中間訊號交叉重疊。
3. 輸出電容沒有介於電感與負載端，等於電感出來直出到負載端。

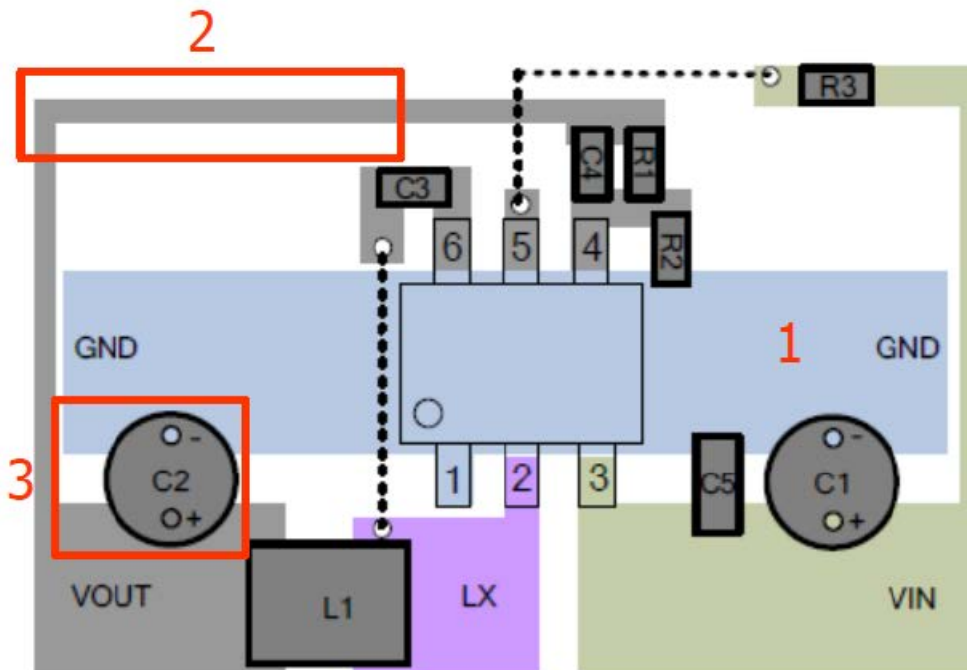


Figure 21. Recommended PCB Layout Diagram

1. IC的GND Pin 1直接連到大面積的GND層。
2. VFB迴授訊號不與其他線路交疊與穿板，直接由輸出拉回。
3. 輸出電容置放於電感L1與Vout之間。



修正後問題解除

AENEAS

下圖為500mA ==> 5A的Transient Test，輸出波形良好。





Thank You!

